

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-31760

(P2004-31760A)

(43) 公開日 平成16年1月29日(2004.1.29)

(51) Int.Cl.<sup>7</sup>

H01L 29/78

H01L 21/316

F1

H01L 29/78 301G

H01L 21/316 M

テーマコード(参考)

5F058

5F140

審査請求 有 請求項の数 20 O L (全 18 頁)

(21) 出願番号 特願2002-187596 (P2002-187596)  
 (22) 出願日 平成14年6月27日(2002. 6. 27)

(71) 出願人 000004237  
 日本電気株式会社  
 東京都港区芝五丁目7番1号  
 (74) 代理人 100088328  
 弁理士 金田 暢之  
 (74) 代理人 100106297  
 弁理士 伊藤 克博  
 (74) 代理人 100106138  
 弁理士 石橋 政幸  
 (72) 発明者 渡部 平司  
 東京都港区芝五丁目7番1号 日本電気株  
 式会社内  
 (72) 発明者 遠藤 和彦  
 東京都港区芝五丁目7番1号 日本電気株  
 式会社内

最終頁に続く

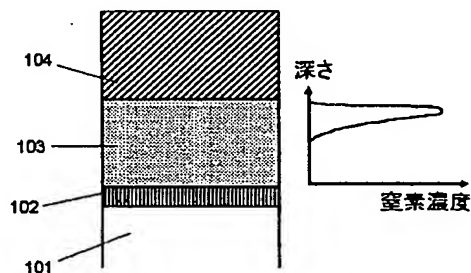
(54) 【発明の名称】 半導体装置およびその製造方法

## (57) 【要約】

【課題】 高誘電率ゲート絶縁膜の熱安定性とドーパント突き抜けを抑制すると共に、シリコン基板との界面電気特性の劣化を防止する。

【解決手段】 シリコン基板上にゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、ゲート絶縁膜が金属酸化物もしくは金属シリケートに窒素が導入された構造の窒素含有高誘電率絶縁膜を有し、窒素含有高誘電率絶縁膜中の窒素濃度は膜厚方向に分布を持ち、窒素濃度が膜厚方向で最大となる位置が、シリコン基板から離れた領域に存在する。金属酸化物もしくは金属シリケートからなる高誘電率絶縁膜への窒素含有プラズマ照射によって前記窒素の導入を行う工程を有する半導体装置の製造方法。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、該ゲート絶縁膜が、金属酸化物もしくは金属シリケートに窒素が導入された構造の窒素含有高誘電率絶縁膜を有し、  
該窒素含有高誘電率絶縁膜中の窒素濃度は膜厚方向に分布を持ち、  
該窒素含有高誘電率絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、シリコン基板から離れた領域に存在することを特徴とする半導体装置。

## 【請求項 2】

前記窒素含有高誘電率絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、シリコン基板から 0.5 nm 以上離れた領域に存在する請求項 1 記載の半導体装置。 10

## 【請求項 3】

前記窒素含有高誘電率絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、窒素含有高誘電率絶縁膜のゲート電極側に局在している請求項 1 記載の半導体装置。

## 【請求項 4】

前記窒素含有高誘電率絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、窒素含有高誘電率絶縁膜の中央部分に局在している請求項 1 記載の半導体装置。

## 【請求項 5】

前記ゲート絶縁膜のシリコン基板側界面における窒素濃度が 3 原子%未満である請求項 1～4 のいずれか一項記載の半導体装置。 20

## 【請求項 6】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、前記ゲート絶縁膜が、金属シリケートに窒素が導入された構造の窒素含有高誘電率絶縁膜を有し、  
該窒素含有高誘電率絶縁膜中の窒素原子が金属シリケート中のシリコン原子と選択的に結合している半導体装置。

## 【請求項 7】

前記金属シリケート中のシリコン原子と選択的に結合した窒素原子が、シリコン基板から離れた位置に存在する請求項 6 記載の半導体装置。

## 【請求項 8】

前記ゲート絶縁膜が、前記シリコン基板上に接して形成されたシリコン酸化膜と、該シリコン酸化膜上に接して形成された前記窒素含有高誘電率絶縁膜とを有する請求項 1～7 のいずれか一項記載の半導体装置。 30

## 【請求項 9】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、前記ゲート絶縁膜が、金属シリケートに窒素が導入された構造の窒素含有高誘電率絶縁膜を有し、  
該窒素含有高誘電率絶縁膜の組成が膜厚方向で連続的に変化し、該窒素含有高誘電率絶縁膜のシリコン基板側界面とゲート電極側界面との間の中間部分においてシリコン濃度が最小値を有し、  
シリコン濃度が最小値を有する位置と該ゲート電極側界面との間のみに窒素が導入されたことを特徴とする半導体装置。 40

## 【請求項 10】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、該ゲート絶縁膜が、シリコン基板側から順に、第 1 のシリコン酸化膜、金属酸化物膜もしくは金属シリケート膜および第 2 のシリコン酸化膜を有する積層構造を有し、  
第 2 のシリコン酸化膜のみが、シリコン酸化物に窒素が導入された構造を有することを特徴とする半導体装置。

## 【請求項 11】

前記シリコン基板と前記ゲート絶縁膜が接し、該ゲート絶縁膜とゲート電極とが接し、か 50

つ、

該ゲート電極が、ポリシリコンもしくはポリシリコンゲルマニウム導電膜である請求項 1 ～ 10 のいずれか一項記載の半導体装置。

【請求項 12】

前記ゲート絶縁膜が、Zr、Hf、Ta、Al、Ti、Nb、Sc、Y、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuからなる群から選ばれる少なくとも一種を含む請求項 1 ～ 11 のいずれか一項記載の半導体装置。

【請求項 13】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置の製造方法において、

該半導体装置が請求項 1 ～ 9 のいずれか一項記載の半導体装置であって、金属酸化物もしくは金属シリケートからなる高誘電率絶縁膜への窒素含有プラズマ照射によって前記窒素の導入を行う工程を有することを特徴とする半導体装置の製造方法。

【請求項 14】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置の製造方法において、

該半導体装置が請求項 10 記載の半導体装置であって、前記積層構造への窒素含有プラズマ照射によって前記窒素の導入を行う工程を有することを特徴とする半導体装置の製造方法。

【請求項 15】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置の製造方法において、

該半導体装置が請求項 6 または 7 記載の半導体装置であって、金属シリケートからなる高誘電率薄膜への窒素含有プラズマ照射によって、金属シリケート中にシリコンと窒素との結合のみを選択的に形成し、前記窒素の導入を行う工程を有することを特徴とする半導体装置の製造方法。

【請求項 16】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置の製造方法において、

該半導体装置が請求項 1 ～ 9 のいずれか一項記載の半導体装置であって、シリコン基板上に金属層と窒素を含有する窒素含有層からなる積層構造を形成した後に酸化処理を施すことによってゲート絶縁膜を形成する工程を有することを特徴とする半導体装置の製造方法。

【請求項 17】

前記窒素含有層がシリコン酸窒化膜もしくはシリコン窒化膜である請求項 16 記載の半導体装置の製造方法。

【請求項 18】

前記窒素含有層が金属窒化物膜である請求項 16 記載の半導体装置の製造方法。

【請求項 19】

シリコン基板表面に膜厚 1 nm 未満のシリコン酸化膜を形成後に、前記積層構造を形成する請求項 16 ～ 18 のいずれか一項記載の半導体装置の製造方法。

【請求項 20】

シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、該ゲート絶縁膜が窒素と金属酸化物もしくは金属シリケートとを含み、該ゲート絶縁膜中の窒素濃度は膜厚方向に分布を持ち、該ゲート絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、シリコン基板から離れた領域に存在することを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

10

20

30

40

50

本発明は、高誘電率薄膜を有した半導体装置ならびにその製造方法に関するものであり、特にMOSFET (Metal Oxide Semiconductor Field Effect Transistor) を構成するゲート絶縁膜の高性能化と低消費電力化に関する技術である。

【0002】

【従来の技術】

シリコン酸化膜はプロセス上の安定性や優れた絶縁特性を有し、MOSFETのゲート絶縁膜材料として用いられている。近年の素子微細化と共にゲート絶縁膜の薄層化が進んでおり、ゲート長が100nm以下のデバイスではスケーリング則の要請からゲート絶縁膜であるシリコン酸化膜の厚さは1.5nm以下であることが必要となっている。しかし、この様な極薄の絶縁膜を用いた場合、ゲートバイアス印加時に絶縁層を挿入でのトンネル電流がソース／ドレイン電流に対して無視できない値となり、MOSFETの高性能化と低消費電力化における大きな課題となっている。

【0003】

またゲート絶縁膜の薄層化に伴うもう一つの問題点は、ゲート電極（ポリシリコン電極）からのドーバントの拡散現象である。通常MOSFETで用いられているゲート電極は、ゲート絶縁膜上に堆積したポリシリコンを高濃度にドーピングして金属的な性質を持たせたものであり、シリコン酸化膜が非常に薄い場合にはゲート電極からのドーバントが絶縁膜層を突き抜けてシリコン基板側に拡散する現象が問題となる。

【0004】

上記のゲート絶縁膜の薄層化に付随したリーク電流の増加やドーバント突き抜けの問題を解決するための技術開発が進められている。その一つは、シリコン酸化膜中に窒素を添加することで純粋なシリコン酸化膜に比べて誘電率を増加させ、物理的な膜厚を薄層化することなしに実効的（電氣的）なゲート絶縁層の膜厚を減少させる方法である。加えて窒素添加により絶縁膜中のドーバントの拡散が抑制されることが確認されており、ゲート絶縁膜への窒素添加は上述の二つの課題を解決する有力な技術として注目を集めている。しかし、シリコン酸化膜への窒素添加による高誘電率化には限界があることに加えて、窒素に起因した界面欠陥や膜中の固定電荷発生に伴うトランジスターの移動度ならびに信頼性の劣化が問題として指摘されている。

【0005】

従って、シリコン酸化膜に代わる次世代のゲート絶縁膜の材料として、シリコン酸窒化膜やシリコン窒化膜に比べて比誘電率が高く、かつドーバント拡散の防止効果を有した材料の探索が進められている。まず比誘電率が高い材料としては、 $Al_2O_3$ 、 $ZrO_2$ や $HfO_2$ 、および $Y_2O_3$ などの希土類元素酸化物、また $La_2O_3$ などのランタノイド系希土類元素の酸化物、さらにはこれらのシリケート薄膜が候補材料として検討されている。

【0006】

この様な高誘電率膜を用いればゲート長を微細にしてもスケーリング則に則ったゲート絶縁膜容量を保持しつつトンネル電流を防げる厚さにできるというのがその根拠である。

【0007】

ゲート絶縁膜の種類によらず、ゲート絶縁膜材料がシリコン酸化膜であると仮定して、ゲート容量から逆算して得られる絶縁層の膜厚をシリコン酸化膜換算膜厚と呼ぶ。すなわち、絶縁膜とシリコン酸化膜の比誘電率をそれぞれ $\epsilon_h$ 、 $\epsilon_o$ とし、絶縁膜の厚さを $d_h$ とした時、シリコン酸化膜換算膜厚 $d_e$ は

$$d_e = d_h (\epsilon_o / \epsilon_h)$$

となる。 $\epsilon_o$ に較べて大きな誘電率 $\epsilon_h$ をもった材料を用いれば絶縁膜が厚くても薄いシリコン酸化膜と同等になりうることを示している。シリコン酸化膜の比誘電率 $\epsilon_o$ は3.9程度なので例えば $\epsilon_h = 39$ の高誘電体膜を用いれば15nmの厚さにしても1.5nmのシリコン酸化膜換算膜厚になり、トンネル電流を激減できるわけである。

【0008】

**【発明が解決しようとする課題】**

上述の様に、次世代MOSFETの開発では、高誘電率薄膜をゲート絶縁膜材料として採用することが検討されており、高誘電率薄膜としては上記の金属酸化物薄膜やシリケート薄膜が有望である。しかしこれらの高誘電率薄膜についても以下の問題が指摘されている。

**【0009】**

第一に高誘電率ゲート絶縁膜の熱安定性の問題が生じている。つまりゲート電極に打ち込んだドーパントを活性化する熱処理工程で上記の高誘電率ゲート材料が結晶化したり、シリコン基板との界面反応が進行することが報告されている。高誘電率膜の結晶化が起きた場合には、結晶粒同士の境界（結晶粒界）が発生し、これらの粒界での絶縁特性の劣化や、結晶化に伴う膜厚の面内不均一性などが生じる。この結晶化問題を改善する手段としては、熱安定性の高い高誘電率材料を選択する事に加え、金属酸化物やシリケート膜中に窒素添加を施すことが有効である。一方、気相中の酸素は高誘電率膜中を容易に拡散するために、成膜および後熱処理時にシリコン基板との界面に反応層が形成されることが問題となる。この問題に対しては、高誘電率薄膜とシリコン基板との界面に非常に薄い（通常0.5nm～1nm程度）のシリコン酸化膜を挿入した構造が検討されている。さらに近年では上述の界面挿入層としてシリコン酸窒化膜やシリコン窒化膜が効果的であることが報告されている。

10

**【0010】**

第二の問題点としては、シリコン酸化膜と同様に高誘電率ゲート絶縁膜に関してもドーパントの突き抜けによるデバイス特性の劣化が知られている。この問題は絶縁膜材料の種類で差異はあるものの、高誘電率ゲート絶縁膜ではシリコン酸化膜に比べて物理膜厚を厚くできるにも関わらず、膜中でのドーパントの拡散速度が速く、ポリシリコンゲート電極やポリシリコンゲルマニウム電極を用いる場合には致命的な問題となる。しかし近年の研究報告では、 $Al_2O_3$ や $ZrO_2$ に窒素を添加することでドーパント拡散を抑制できることが報告されている。

20

**【0011】**

第三の問題点としては、高誘電率薄膜とシリコン基板との界面電気特性の劣化が指摘されている。従来のシリコン酸化膜界面に比べて高誘電率薄膜界面では界面欠陥密度が高く、通常 $10^{11}/cm^2$ 以上の欠陥が存在する。これらの界面欠陥（あるいは膜中欠陥）によってMOSFETの移動度がシリコン酸化膜に比べて数分の一に劣化したり、膜中および界面での固定電荷によってトランジスタ動作の閾値が変動する問題が生じている。これらの問題に対する改善策としては、先の第一の問題に対する改善策と同様に高誘電率薄膜界面にシリコン酸化膜を挿入することが効果的である。しかし、界面シリコン酸化膜層が厚い場合にはゲート絶縁膜全体の酸化膜換算膜厚が増加する。これに対して界面酸化膜層が薄い場合には界面熱安定性やドーパントの突き抜け防止効果が不十分である。さらに高誘電率薄膜とシリコン基板との界面に極薄のシリコン酸窒化膜やシリコン窒化膜を挿入した構造は、界面熱安定性改善とドーパント突き抜け抑制に効果的であるが電気特性が劣化する。これは窒素に起因した界面欠陥が新たに導入されるためであり、従来のシリコン／シリコン酸化膜界面に比べ、移動度や信頼性劣化を引き起こす。

30

40

**【0012】**

上述の様に、第一と第二の問題点の解決には高誘電率ゲート絶縁膜中への窒素導入は有効であるが、シリコン基板との界面に存在する窒素は悪影響を及ぼす。シリコン酸化膜への窒素導入に際しては、 $NH_3$ やNOガスなどの窒素を含んだガス雰囲気中で試料を熱処理することで、膜中に窒素を導入することができるが、シリコン基板との界面に窒素が多く偏析し、第三の問題点で示した移動度ならびに信頼性劣化を引き起こす。また高誘電率絶縁膜でも窒素を含んだガス雰囲気中でアニールすることでも膜中に窒素を導入することができるが、この場合も同様にシリコン基板界面での窒素の偏析問題が懸念されている。

**【0013】**

高誘電率薄膜への新しい窒素導入方法として、金属窒化物膜に酸化処理を施す工程が提案

50

されている（小山他、Tech. Dig. IEDM 2001, p459.）。具体的にはシリコン基板表面にスパッタリング法によってZrN膜を堆積し、これに500℃で酸化処理を施すことでZrO<sub>2</sub>への窒素添加を行い、従来のZrO<sub>2</sub>膜に比べて優れた熱安定性を実現している。しかし本手法ではZrN堆積時と酸化処理の際にシリコン基板との界面に窒素を高濃度に含んだSiON層が形成され、上述の第三の問題点を解決するには至らない。

【0014】

本発明の目的は、高誘電率ゲート絶縁膜のデバイス応用に向けての上記の熱安定性、ドーパント突き抜け抑制ならびに界面電気特性の改善に対する対策を同時に実現可能なゲート絶縁膜構造を有する半導体装置ならびにその製造方法を提供することにある。

10

【0015】

【課題を解決するための手段】

本発明の第1の形態として、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、

該ゲート絶縁膜が、金属酸化物もしくは金属シリケートに窒素が導入された構造の窒素含有高誘電率絶縁膜を有し、

該窒素含有高誘電率絶縁膜中の窒素濃度は膜厚方向に分布を持ち、

該窒素含有高誘電率絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、シリコン基板から離れた領域に存在することを特徴とする半導体装置が提供される。

20

【0016】

この半導体装置において、前記窒素含有高誘電率絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、シリコン基板から0.5nm以上離れた領域に存在することが好ましい。

【0017】

また、前記窒素含有高誘電率絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、窒素含有高誘電率絶縁膜のゲート電極側に局在していることも好ましい。

【0018】

前記窒素含有高誘電率絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、窒素含有高誘電率絶縁膜の中央部分に局在していることも好ましい。

【0019】

前記ゲート絶縁膜のシリコン基板側界面における窒素濃度が3原子%未満であることも好ましい。

30

【0020】

本発明の第2の形態として、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、

前記ゲート絶縁膜が、金属シリケートに窒素が導入された構造の窒素含有高誘電率絶縁膜を有し、

該窒素含有高誘電率絶縁膜中の窒素原子が金属シリケート中のシリコン原子と選択的に結合している半導体装置が提供される。

【0021】

この半導体装置において、前記金属シリケート中のシリコン原子と選択的に結合した窒素原子が、シリコン基板から離れた位置に存在することが好ましい。

40

【0022】

上記半導体装置において、前記ゲート絶縁膜が、前記シリコン基板上に接して形成されたシリコン酸化膜と、該シリコン酸化膜上に接して形成された前記窒素含有高誘電率絶縁膜とを有することが好ましい。

【0023】

本発明の第3の形態として、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、

前記ゲート絶縁膜が、金属シリケートに窒素が導入された構造の窒素含有高誘電率絶縁膜を有し、

50

該窒素含有高誘電率絶縁膜の組成が膜厚方向で連続的に変化し、該窒素含有高誘電率絶縁膜のシリコン基板側界面とゲート電極側界面との間の中間部分においてシリコン濃度が最小値を有し、シリコン濃度が最小値を有する位置と該ゲート電極側界面との間のみに窒素が導入されたことを特徴とする半導体装置が提供される。

【0024】

本発明の第4の形態として、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、

該ゲート絶縁膜が、シリコン基板側から順に、第1のシリコン酸化膜、金属酸化物膜もしくは金属シリケート膜および第2のシリコン酸化膜を有する積層構造を有し、

第2のシリコン酸化膜のみが、シリコン酸化物に窒素が導入された構造を有することを特徴とする半導体装置が提供される。

【0025】

上記半導体装置において、前記シリコン基板と前記ゲート絶縁膜が接し、該ゲート絶縁膜とゲート電極とが接し、かつ、

該ゲート電極が、ポリシリコンもしくはポリシリコンゲルマニウム導電膜であることが好ましい。

【0026】

上記半導体装置において、前記ゲート絶縁膜が、Zr、Hf、Ta、Al、Ti、Nb、Sc、Y、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuからなる群から選ばれる少なくとも一種を含むことが好ましい。

【0027】

また本発明により、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置の製造方法において、

該半導体装置が前記第1、第2または第3の形態の半導体装置であって、

金属酸化物もしくは金属シリケートからなる高誘電率絶縁膜への窒素含有プラズマ照射によって前記窒素の導入を行う工程を有することを特徴とする半導体装置の製造方法が提供される。

【0028】

本発明により、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置の製造方法において、

該半導体装置が前記第4の形態の半導体装置であって、

前記積層構造への窒素含有プラズマ照射によって前記窒素の導入を行う工程を有することを特徴とする半導体装置の製造方法が提供される。

【0029】

本発明により、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置の製造方法において、

該半導体装置が前記第2の形態の半導体装置であって、

金属シリケートからなる高誘電率薄膜への窒素含有プラズマ照射によって、金属シリケート中にシリコンと窒素との結合のみを選択的に形成し、前記窒素の導入を行う工程を有することを特徴とする半導体装置の製造方法が提供される。

【0030】

本発明により、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置の製造方法において、

該半導体装置が前記第1、第2または第3の形態の半導体装置であって、

シリコン基板上に金属層と窒素を含有する窒素含有層からなる積層構造を形成した後に酸化処理を施すことによってゲート絶縁膜を形成する工程を有することを特徴とする半導体装置の製造方法が提供される。

【0031】

この製造方法において、前記窒素含有層がシリコン酸窒化膜もしくはシリコン窒化膜であ

10

20

30

40

50

ることが好ましい。

【0032】

また、この製造方法において、前記窒素含有層が金属窒化物膜であることも好ましい。

【0033】

さらに、この製造方法において、シリコン基板表面に膜厚1nm未満のシリコン酸化膜を形成後に、前記積層構造を形成することも好ましい。

【0034】

また、本発明により、シリコン基板上に、ゲート絶縁膜とゲート電極とをこの順に有する半導体装置において、

該ゲート絶縁膜が窒素と金属酸化物もしくは金属シリケートとを含み、

該ゲート絶縁膜中の窒素濃度は膜厚方向に分布を持ち、

該ゲート絶縁膜中の窒素濃度が膜厚方向で最大となる位置が、シリコン基板から離れた領域に存在することを特徴とする半導体装置も提供される。

【0035】

【発明の実施の形態】

本発明では、高誘電率ゲート絶縁膜中の窒素濃度が最大となる位置をシリコン基板界面から好ましくは0.5nm以上離し、かつ高誘電率ゲート絶縁膜とシリコン基板との界面での窒素濃度を好ましくは3%未満に低減したゲート絶縁膜構造を提案する。本ゲート絶縁膜構造を実現する製造方法として、窒素を含有したプラズマに曝すことでシリコン基板近傍以外の領域を選択的に窒化する工程、またはシリコン基板上に金属層と窒素含有層からなる積層構造を形成した後に酸化処理を施す工程を採用することでゲート絶縁膜中の窒素分布を制御することができる。

【0036】

なお、高誘電率とはシリコン窒化膜に比べて比誘電率が高いことをいう。より具体的には、高誘電率ゲート絶縁膜の比誘電率は、シリコン酸化膜換算膜厚を薄くできるという観点から、好ましくは8以上、より好ましくは10以上である。ただし金属酸化物としてアルミナを用いる場合には、7以上でよい。

【0037】

本発明で提案する典型的な高誘電率ゲート絶縁膜構造を有する半導体装置を図1に示した。ここでは金属酸化物もしくは金属シリケートからなる高誘電率薄膜の上層部分に窒素を局在させて窒素含有高誘電率絶縁膜103とし、これとシリコン基板101との間に極薄の界面酸化膜層（シリコン酸化膜102）を挿入して形成した、窒素含有高誘電率絶縁膜103とシリコン酸化膜102とからなるゲート絶縁膜構造を例にとって説明する。

【0038】

まず図1に示したゲート絶縁膜構造がもたらす効果について以下に記述する。金属酸化物もしくは金属シリケート中に窒素を添加することで高誘電率薄膜の熱安定性を改善することができる。また高誘電率薄膜とシリコン基板との界面熱安定性は高誘電率薄膜と基板との界面に極薄のシリコン酸化膜102を挿入することで改善可能である。一方、高誘電率薄膜上部に高濃度の窒素が局在しているため、ゲート電極からのドーバント突き抜けを抑制することが可能である。さらにシリコン基板と界面電気特性は、高誘電率薄膜がシリコン基板に直接接触するのではなく極薄のシリコン酸化膜を介し、膜中の窒素がシリコン基板界面に存在しないため、界面欠陥密度を低減し、移動度や信頼性劣化を抑制することができる。

【0039】

本発明におけるゲート絶縁膜の製造方法としては様々な手法が考えられるが、例えば、以下の窒素含有プラズマ照射を応用した高誘電率薄膜の選択窒化法ならびに金属層と窒素含有層との積層構造の酸化工程による窒素導入とプロファイル制御が効果的である。

【0040】

第一のプラズマ照射を応用した方法は、シリコン基板上に高誘電率絶縁膜を含んだゲート絶縁膜（窒素未導入）を形成し、ここにプラズマによって生成した活性窒素を照射するも

10

20

30

40

50



のである。例えば金属酸化物もしくは金属シリケートからなる高誘電率絶縁膜を形成し、窒素含有プラズマをこの高誘電率絶縁膜表面に照射することができる。プラズマ生成条件を調整することにより、ゲート絶縁膜あるいは高誘電率絶縁膜を構成する元素と反応性が非常に高い活性窒素を供給することが可能であり、窒素と上記元素との反応を速やかに進行させ、ゲート絶縁膜中への窒素拡散を抑制して、窒素がシリコン基板に到達することを防ぐことができ、膜表面（あるいはシリコン基板との界面以外の領域）のみを選択的に窒素プロファイルが局在させることが可能となる。

#### 【0041】

また第二の作製方法では、図2のフロー図に示した積層構造の酸化処理によって膜中の窒素濃度分布を制御できる。例えばシリコン基板201の表面（水素終端表面202）に極薄のシリコン酸化膜203を形成した後（同図（b））、この酸化膜表面に、金属からなる層である金属層204を堆積する（同図（c））。続いて窒素を含有する層である窒素含有層205として金属窒化物層を金属層の上部に堆積して積層構造を作製した後（同図（d））、酸素雰囲気中で熱処理を施すことで金属層を酸化すると共に、高誘電率絶縁膜中の窒素濃度を表面層付近に局在させることができる。こうして、図2（e）に示すような、窒素濃度分布を持った窒素含有高誘電率絶縁膜206を得ることができ、窒素含有高誘電率絶縁膜206とシリコン酸化膜203からなるゲート絶縁膜を形成できる。なお、窒素含有層としては金属酸化物を構成する金属元素の窒化物膜やシリコン窒化膜（酸窒化膜）などが有効である。また金属窒化物を堆積する手段として有効な手法は金属窒化物ターゲットあるいは金属ターゲットを用いた反応性スパッタリング法が挙げられる。

#### 【0042】

窒素含有層の厚さは、ドーパントの拡散抑制等の観点から1nm以上であることが好ましく、窒素を多量に含有させてもそれに比例して窒素含有による効果が向上するわけではないことから2nm以下であることが好ましい。

#### 【0043】

酸化処理は、用いる材料によって適宜決定されるが、例えば500～900℃で行うことができる。

#### 【0044】

このようにしてシリコン基板上にゲート絶縁膜を形成した後、その上に公知の方法によってゲート電極を設けることにより本発明の半導体装置を得ることができる。

#### 【0045】

本発明の半導体装置の構造では、高誘電率薄膜を有したゲート絶縁膜中に窒素を添加することで、熱安定性の向上ならびにゲート電極側からのドーパント突き抜け現象を抑制すると同時に、ゲート絶縁膜中の窒素の存在位置をシリコン基板界面から離して膜表面あるいは中央部分に局在させることで移動度劣化ならびに信頼性劣化の問題を解決するものである。

#### 【0046】

以上の効果を得るゲート絶縁膜中の窒素分布は図1の概念図に示したプロファイルに限るものではなく、図3に示した様々なプロファイルについても効果を得ることができる。図3（a）は高誘電率絶縁膜303中の一部でほぼ均一に窒素が分布した場合であるが、高誘電率絶縁膜とシリコン基板301との界面に挿入したシリコン酸化膜302と高誘電率絶縁膜との界面で急激に窒素濃度が低下し、界面に挿入したシリコン酸化膜302中には窒素が存在していない場合である。図3（b）は高誘電率絶縁膜の中央部分に窒素濃度の最大値が位置した場合であり（中央部分に窒素が局在する）、この場合も高誘電率絶縁膜とシリコン酸化膜との界面に向けて窒素濃度が急激に低下し、シリコン基板との界面では窒素が存在しない。また図3（c）では、高誘電率絶縁膜中の表面側（ゲート電極側）に窒素が局在したプロファイル形状ではあるが、高誘電率絶縁膜中での窒素拡散などの理由で、高誘電率絶縁膜とシリコン酸化膜界面に若干の窒素が偏析した場合である。この様な場合、シリコン酸化膜とシリコン基板との界面から窒素が局在する領域までの隔たりが1

10

20

30

40

50

nm未満である場合には、状況によっては窒素に起因した界面固定電荷などの影響によって移動度ならびに信頼性劣化を引き起こす可能性がある点で不利であるが、窒素の局在した領域（窒素含有高誘電率絶縁膜中の窒素濃度の膜厚方向最大値）がシリコン基板から好ましくは0.5nm以上、より好ましくは1nm以上離れており、かつシリコン基板界面近傍での窒素濃度が十分に低い場合には、図1や図3(a)、(b)に示す構造はもちろん、図3(c)に示した構造でも優れた半導体装置を得ることができる。この際、シリコン基板界面での許容窒素濃度は、素子の移動度劣化と信頼性劣化の許容値（デバイス設計）とも関連するが、界面電気特性の観点からゲート絶縁膜のシリコン基板界面での窒素濃度は好ましくは3原子%未満であり、窒素が基板界面に存在しないことがより好ましい。またゲート絶縁膜中の最大窒素濃度は、熱安定性やドーパント突き抜け抑制効果を得るために1原子%以上であることが望ましい。ゲート絶縁膜の絶縁特性や信頼性の観点から、膜中窒素濃度の最大量は20原子%未満であることが望ましい。ただし窒素濃度範囲は素子特性の設計に深く関与するものであり、上記の範囲に限るものではない。

#### 【0047】

シリコン基板表面にまずシリコン酸化膜を形成した後、この上に金属層と窒素含有層からなる積層構造を形成し、これに酸化処理を施してゲート絶縁膜を形成する際には、このシリコン酸化膜の膜厚としては、ゲート絶縁膜の物理膜厚に対してシリコン酸化膜換算膜厚を薄くする観点から1nm未満が好ましい。また界面電気特性の観点から0.5nm以上が好ましい。

#### 【0048】

窒素含有高誘電率ゲート絶縁膜の膜厚については、場合によって異なるが、例えば現状リーク電流の急激な増大を防ぐ観点からゲート絶縁膜の物理膜厚は1.5nm以上であることが好ましいとされており、本発明もこのようなゲート絶縁膜に好適に適用できる。窒素濃度の膜厚方向最大値をシリコン基板から0.5nm以上離す場合には当然0.5nmを超える膜厚を要する。

#### 【0049】

また窒素を導入する高誘電率絶縁膜材料としては、 $ZrO_2$ 、 $HfO_2$ 、 $Ta_2O_5$ 、 $Al_2O_3$ 、 $TiO_2$ 、 $Nb_2O_5$ や希土類元素の酸化物である $Sc_2O_3$ 、 $Y_2O_3$ 、またランタノイド系元素の酸化物である $La_2O_3$ 、 $CeO_2$ 、 $Pr_2O_3$ 、 $Nd_2O_3$ 、 $Sm_2O_3$ 、 $Eu_2O_3$ 、 $Gd_2O_3$ 、 $Tb_2O_3$ 、 $Dy_2O_3$ 、 $Ho_2O_3$ 、 $Er_2O_3$ 、 $Tm_2O_3$ 、 $Yb_2O_3$ 、 $Lu_2O_3$ 、さらにはこれらの金属酸化物にシリコンを添加したシリケート材料がある。

#### 【0050】

また先述の図1～図3に示した様に、界面電気特性を改善する観点から高誘電率絶縁膜とシリコン基板との界面に極薄のシリコン酸化膜を挿入した構造に加え、ゲート絶縁膜の上部に設けられるゲート電極（例えばポリシリコンまたはポリシリコンゲルマニウム電極）との界面電気特性を向上するために高誘電率絶縁膜上部にも極薄のシリコン酸化膜を積層した構造において、表面側（ゲート電極側）のシリコン酸化膜層（あるいはシリコン基板界面から離れた領域）のみを選択的に窒素化した構造が有効である。この場合のゲート絶縁膜は、例えば、シリコン基板側から第1のシリコン酸化膜、金属酸化物もしくは金属シリケートからなる膜、第2のシリコン酸化膜を有する積層構造を有し、第2のシリコン酸化膜のみに窒素が導入され、第1のシリコン酸化膜と、金属酸化物もしくは金属シリケートからなる膜には窒素は導入されない。

#### 【0051】

上記第1および第2のシリコン酸化膜の膜厚については、界面電気特性改善効果の観点から0.5nm以上が好ましく、ゲート絶縁膜の物理膜厚に対してシリコン酸化膜換算膜厚を薄くする観点から1nm以下が好ましい。また、上記金属酸化物もしくは金属シリケートからなる膜の膜厚については、トンネル電流抑制の観点から2nm以上が好ましく、製造の容易さや半導体装置の形状のバランスの観点から5nm以下が好ましい。

#### 【0052】

10

20

30

40

50

さらに上述のシリコン酸化膜／高誘電率絶縁膜／シリコン酸化膜からなる明瞭な界面を有した積層構造ではなくても、特願2001-252258号に提案されるような、金属シリケート薄膜中の膜厚方向の組成が変調された構造であり、ゲート絶縁膜の上層ならびに下層部分でシリコン組成が増大した構造について、表面側のシリコン濃度が高い領域のみを選択的に窒化した構造も効果を発揮する。このゲート絶縁膜構造においては、ゲート絶縁膜が金属シリケートに窒素が導入された構造の窒素含有高誘電率絶縁膜を有し、窒素含有高誘電率絶縁膜の組成が膜厚方向で連続的に変化し、該窒素含有高誘電率絶縁膜のシリコン基板側界面とゲート電極側界面との間の中間部分においてシリコン濃度が最小値を有し、シリコン濃度が最小値を有する位置と該ゲート電極側界面との間のみに窒素が導入され、シリコン濃度が最小値を有する位置とシリコン基板側界面との間には窒素が導入されない。このような構造においては、金属シリケート中の金属元素の濃度が中間部分で増大し、膜上層および下層ではシリコンの組成が増大するため、ゲート絶縁膜とシリコン基板（下側界面）ならびにゲート電極（上側界面）との境界では $\text{SiO}_2/\text{Si}$ 界面に近い構造を形成することが可能となり、界面電気特性を改善することができる。また金属濃度が高いシリケート材料は結晶化温度が比較的低いことが懸念されているが、この金属高濃度領域を熱安定性が高いシリコン高濃度領域で挟み込む構造を形成することで熱安定性を向上することができる。

10

#### 【0053】

上記構造の例として、金属シリケートの組成が膜厚方向で変化する窒素含有高誘電率絶縁膜をシリコン基板側から層状に第1の領域、中間領域、第2の領域に分けて考えたとき（第1の領域はシリコン基板に接し、第2の領域はゲート電極に接する）、金属シリケート中のシリコン濃度が第1の領域のシリコン基板側界面から連続的に減少し、中間領域において最小値をとった後増加に転じ、第2の領域のゲート電極側界面まで連続的に増加してゆく形態であって、第1および第2の領域においては、シリコン／金属元素比がゲート絶縁膜全体の平均値より高く、中間領域においてはシリコン／金属元素比がゲート絶縁膜全体の平均値より低く、第2の領域のみに窒素が導入された形態がある。このような場合、第1および第2の領域の厚さについては、界面電気特性改善効果の観点から0.5nm以上が好ましく、ゲート絶縁膜の物理膜厚に対してシリコン酸化膜換算膜厚を薄くする観点から1nm以下が好ましい。また中間領域の厚さについては、トンネル電流抑制の観点から2nm以上が好ましく、製造の容易さや半導体装置の形状のバランスの観点から5nm以下が好ましい。

20

30

#### 【0054】

さらに高誘電率絶縁膜やシリコン酸化膜への窒素導入に際しては、金属酸化物あるいは金属シリケート層を構成する金属元素やシリケート中のシリコン、さらには高誘電率膜の上層または下層に挿入したシリコン酸化膜を構成するシリコンや酸素と窒素原子との数種類の結合様式（金属－窒素、シリコン－窒素あるいは酸素－窒素結合）が考えられる。これらの結合の中で、金属原子と窒素原子との結合から構成される物質は、多くの場合比較的絶縁性が低いため、膜中への窒素導入に際しては多量の金属－窒素結合の生成を抑えて、シリコン原子を選択的に窒化した構造とすることが好ましい。ただしAlに関しては、窒化アルミニウムは（AlN）は絶縁性に優れる材料であり、 $\text{Al}_2\text{O}_3$ 材料の窒化処理の場合にはこの点は考慮しなくて良い。シリコン原子を選択的に窒化した構造においては、金属－窒素の結合よりもシリコン－窒素の結合の方が多い。

40

#### 【0055】

シリコン基板上に高誘電率絶縁膜を含んだゲート絶縁膜（窒素未導入）を形成し、ここに窒素含有プラズマを照射する場合においては、例えば、金属酸化物から成る高誘電率薄膜とシリコン酸化膜との積層構造あるいは金属シリケート薄膜のプラズマ窒化処理を行う場合においては、プラズマ照射条件の調整によって膜中（特に膜表面側）のシリコン原子のみを選択的に窒化することができる。

#### 【0056】

#### 【実施例】

50

以下、本発明に基づいた高誘電率ゲート絶縁膜構造を有した半導体装置およびその製造方法の実施例を示す。

【0057】

〔実施例1〕

本発明の第一の実施例では原子層堆積法 (Atomic Layer Chemical Vapor Deposition: ALD) で成膜した  $\text{Al}_2\text{O}_3$  膜中に窒素ラジカル照射によって窒素導入を行った結果を示す。

【0058】

シリコンウエハ上に MOSFET のフィールド領域をあらかじめ形成し、この領域に下地酸化膜 (界面酸化層) として膜厚 0.6 nm のシリコン酸化膜を形成した。本ウエハ上に  $\text{Al}(\text{CH}_3)_3$  および  $\text{H}_2\text{O}$  原料ガスの交互供給による ALD 法によって膜厚 4 nm の  $\text{Al}_2\text{O}_3$  膜を堆積した後、本表面に窒素ラジカルを照射した。ラジカル照射はプラズマ源として ECR (Electron Cyclotron Resonance) ラジカル源を搭載した真空装置によって実施した。ラジカル源はウエハ直上 20 cm に位置し、窒素ラジカル照射条件は基板温度 300 ~ 700 °C、圧力 0.3 ~ 0.9 Pa、電力 150 W として 30 分間の窒化処理を行った。

【0059】

図4は典型的なラジカル照射条件で作製した窒化した  $\text{Al}_2\text{O}_3$  膜中の窒素濃度を2次イオン質量分析により評価した結果である。本結果から高い基板温度でかつ窒素ガス圧が低い (700 °C、0.3 Pa) 場合、窒素が膜全体に分布して界面まで高濃度の窒素が導入されるのに対し、基板温度を低くして窒素ガス圧を高くした場合 (300 °C、0.9 Pa) には、膜中の窒素濃度が減少し、かつ表面側に窒素が局在したプロファイルが得られていることがわかる。従って窒素導入量は基板温度によっても制御可能であり、また窒素ガス分圧を最適化 (上記の場合は高圧化) することで膜中の窒素濃度を膜表面側に局在させることが可能である。

【0060】

これらの窒化処理を施した高誘電率ゲート絶縁膜を用いて高濃度にドーピングを施したポリシリコンをゲート電極として MOSFET を作製した結果、窒素を導入した全ての試料について熱安定性の向上ならびにドーパントの突き抜け抑制の効果を確認した。さらにトランジスターの移動度評価を行った結果、界面での窒素濃度が高いゲート絶縁膜を有したトランジスター (窒化条件: 700 °C、0.3 Pa) に比べて  $\text{Al}_2\text{O}_3$  膜表面側に窒素を局在させたゲート絶縁膜構造を有したトランジスター (窒化条件: 300 °C、0.9 Pa) では移動度が約 20 % 増大していた。

【0061】

〔実施例2〕

第二の実施例ではハフニウムシリケート ( $\text{HfSiO}$ ) に窒素プラズマを照射して窒化処理を行った。

【0062】

シリコンウエハ上に MOSFET のフィールド領域をあらかじめ形成し、この領域に下地酸化膜 (界面酸化層) として膜厚 0.6 nm のシリコン酸化膜を形成した。この上に形成した 10 原子 % の Hf を含有した膜厚 3 nm のシリケート膜に、ECR プラズマ源を用いて窒素ガスから生成した活性窒素を照射した。照射条件は、基板温度 300 °C、窒素分圧 6.7 Pa、投入電力 60 W で 1 分間とした。その結果、原子 % で 10 % の窒素を含有したシリケート膜が得られた。

【0063】

上述と同様の 2 次イオン質量分析の結果、窒素は膜表面側から 0.5 nm の位置にピークを持って膜中に分布しており、窒素含有率は深さ方向で次第に低下してシリコン基板との界面では窒素は検出されなかった。本実施例のプラズマ照射前後の Hf シリケート膜から得た X 線光電子スペクトル ( $\text{Si } 2p$  コアレベルスペクトル) を図5に示す。本測定結果ではシリケートに起因する 102.5 eV のピークが、窒化処理によって低束縛エネルギー

一側にシフトしている。これは膜中にSi-N結合が形成されたことを示す。一方、Hf 4fスペクトルに変化はなく、窒化後も通常のハフニウムシリケートの位置に出現したことから、膜中にHf-N結合は形成されていないことを確認した。これらの結果は、上述の窒化処理によってハフニウムシリケート中の表面側のシリコン原子が選択的に窒化されたことを示す。本ハフニウムシリケート膜をゲート絶縁膜として有したMOSFETを作製した結果、選択的な窒化工程でHf-N結合形成を抑制したために未処理（窒素導入無し）のハフニウムシリケートを有したトランジスタと比較してリーク電流の増大は観測されなかった。また窒素導入効果によって熱安定性が向上し（結晶化温度は100℃以上改善）、窒素導入に伴う移動度ならびに信頼性劣化が発生しなかった。さらにポリシリコンゲートからのドーパント突き抜け防止効果を確認した。本実施例では、シリケート膜中のSi-O結合を選択的に窒素で置換するものであり、リーク電流の増大なくシリケート膜中に窒素を含有させることができ、また窒素含有により比誘電率が上昇する（シリケート膜の平均の比誘電率は10から12に上昇）という効果も同時に得られた。さらに同様にしてハフニウムシリケートに替えてジルコニウムシリケート、ランタンシリケートを窒化したところ、同様の効果が得られた。

#### 【0064】

##### 〔実施例3〕

本発明の第三の実施例では、シリコン基板界面に極薄のシリコン酸化膜を挿入したZrO<sub>2</sub>高誘電率薄膜中に窒素添加を行った例を図6のフロー図に従って示す。

#### 【0065】

シリコンウエハ601を洗浄後基板表面に形成された化学酸化膜をフッ酸溶液処理により剥離し、シリコン表面を水素原子にて終端した（同図（a））。本ウエハを5 Torr（670 Pa）の減圧酸素雰囲気中700℃にて酸化処理を施すことで、膜厚0.6 nmのシリコン酸化膜603を形成した（同図（b））。本酸化膜表面への金属層および窒素含有層の堆積は複数のターゲットを備えたスパッタリングシステムを用いて実施した。スパッタ成膜はECR放電を採用した低損傷成膜法を採用し、スパッタガスとしてアルゴンガス、ガス圧は $5 \times 10^{-4}$  Torr（0.067 Pa）とし、高周波出力100 Wとした。上述のシリコン酸化膜603上に、基板温度を室温として膜厚2 nmの金属Zr層604を堆積した後（同図（c））、ターゲットを交換して基板温度を室温として膜厚1.0 nmのZrN層605を成膜してZrN/Zr/SiO<sub>2</sub>積層構造を形成した（同図（d））。本試料の酸化処理は1 Torr（130 Pa）の減圧酸素雰囲気中500℃で行った。酸化処理によって金属層（金属窒化物層）はZrO<sub>2</sub>（ZrON）層に変換され、窒素を含有する高誘電率絶縁膜（ZrON高誘電率膜）606が得られた。膜厚方向の組成分布を2次イオン質量分析法によって評価した結果、膜表面から0.6 nmの位置に窒素濃度の最大値を持った位置に局在し、シリコン基板との界面ではSiO<sub>2</sub>組成が保持されていることを確認した。

#### 【0066】

その後、上記の製法によって作製したシリコン酸化膜603および高誘電率絶縁膜606を有するゲート絶縁膜上にポリシリコン電極を形成してMOSFETを作製した。このMOSFETデバイスについてゲート絶縁膜容量ならびに電流-電圧特性を評価すると、シリコン酸化膜換算膜厚は1.4 nmであり、ゲート絶縁膜を流れるリーク電流値は同等の酸化膜換算膜厚を有したシリコン酸化膜と比べて約3桁低減した。またゲート絶縁膜層の結晶化温度は窒素添加を行わない場合よりも150℃以上向上した。さらにドーパント活性化工程である1050℃の熱処理に対してもドーパントの突き抜けに伴うトランジスタ動作特性の異常は見られなかった。

#### 【0067】

##### 〔実施例4〕

第四の実施例では実施例3と同様の手順で表面側に窒素が局在したZrO<sub>2</sub>膜を作製した後、ゲート電極としてポリシリコンゲルマニウム電極を形成した。実施例3（ポリシリコンゲート電極）に比べてゲート電極空乏化の影響を低減し、トランジスタのオン電流の

10

20

30

40

50

増加を実現した。

【0068】

【実施例5】

第五の実施例では、シリコン基板界面にシリコン酸化膜を挿入したHfシリケート高誘電率薄膜中にシリコン窒化膜を介して窒素添加を行った(図7)。

【0069】

実施例3と同様にシリコンウエハ701を洗浄ならびに化学酸化膜剥離後(同図(a))、膜厚0.6nmのシリコン酸化膜703を形成した(同図(b))。本表面上にHfSi焼結体ターゲットを用いたスパッタ成膜によって物理膜厚2nmの非晶質HfSi層704を形成した(同図(c))。スパッタ成膜条件は実施例2と同様とした。その後、本ウエハ表面にSiH<sub>4</sub>とNH<sub>3</sub>を原料ガスとして0.5nm厚のシリコン窒化膜705をCVD(Chemical Vapor Deposition)成膜した(同図(d))。本試料の酸化処理を1 Torr (130 Pa)の減圧酸素雰囲気中700℃で実施して窒素が導入されたハフニウムシリケート(HfSiO)膜706を形成し、窒素含有高誘電率絶縁膜とした。

【0070】

本試料について組成分布を2次イオン質量分析によって評価した結果、シリコン酸化膜とHfシリケート界面、ならびにHfシリケート層と表面側のシリコン窒化膜(シリコン酸素窒素膜)の界面反応で原子層レベルでのミキシングは生じるが、窒素濃度ピークは表面から0.5nmの位置に最大値を有し、シリコン基板との界面ではSiO<sub>2</sub>組成が保持されることを確認した。

【0071】

このようにしてシリコン酸化膜703およびハフニウムシリケート層706を有するゲート絶縁膜を形成し、その上にゲート電極を形成して作成したMOSFETでは、シリコン酸化膜換算は1.6nm、リーク電流値は同等の酸化膜換算膜厚を有したシリコン酸化膜に対して約2桁以上低減していた。

【0072】

【発明の効果】

本発明によって窒素添加を施した金属酸化物薄膜あるいはシリケート薄膜から構成されるゲート絶縁膜構造中の窒素分布をシリコン基板界面から隔てた構造を採用することで、高誘電率薄膜の熱安定性の改善とゲート電極からのドーパント突き抜け防止、ならびにゲート絶縁膜とシリコン基板界面の電気特性劣化の防止と言った複数の効果とを同時に得ることができる半導体装置が提供された。また本発明により、上述の高誘電率薄膜を有したゲート絶縁膜構造を有する半導体装置を作製するために有効な製造方法が提供された。

【図面の簡単な説明】

【図1】本発明の半導体装置の一形態を示す概念図である。

【図2】本発明の半導体装置の製造方法の一形態を示すフロー図である。

【図3】本発明の半導体装置の他の形態を示す概念図である。

【図4】窒素プラズマ照射によってAl<sub>2</sub>O<sub>3</sub>膜中に窒素導入を行った際の膜中窒素プロファイル測定結果(2次イオン質量分析結果)を示すグラフである。

【図5】プラズマ窒化処理を施したハフニウムシリケート表面のX線光電子分光測定による結合状態評価を示すグラフである。

【図6】本発明の半導体装置の製造方法の他の形態(金属窒化物層を有した積層構造の酸化処理によるゲート絶縁膜構造の製造方法)を示すフロー図である。

【図7】本発明の半導体装置の製造方法の他の形態(シリコン窒化膜を有した積層構造の酸化処理によるゲート絶縁膜構造の製造方法)を示すフロー図である。

【符号の説明】

101 シリコン基板

102 シリコン酸化膜(界面酸化膜層)

103 窒素含有高誘電率絶縁膜

10

20

30

40

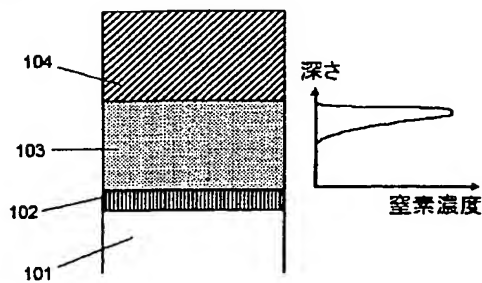
50

- 104 ゲート電極  
 201 シリコン基板  
 202 水素終端表面  
 203 シリコン酸化膜  
 204 金属層  
 205 窒素含有層  
 206 窒素含有高誘電率絶縁膜  
 301 シリコン基板  
 302 シリコン酸化膜  
 303 窒素含有高誘電率絶縁膜  
 304 ゲート電極  
 601 シリコン基板  
 602 水素終端表面  
 603 シリコン酸化膜  
 604 金属Zr堆積層  
 605 ZrN堆積層  
 606 窒素含有高誘電率絶縁膜  
 701 シリコン基板  
 702 水素終端表面  
 703 シリコン酸化膜  
 704 HfSi堆積層  
 705 シリコン窒化膜  
 706 窒素含有高誘電率絶縁膜（窒素含有Hfシリケート層）

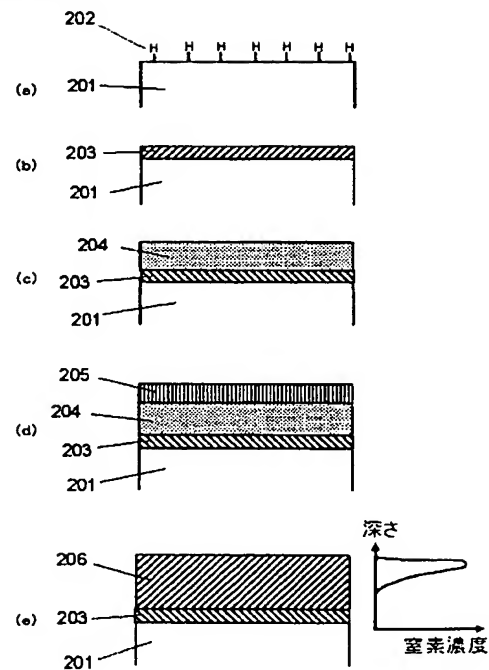
10

20

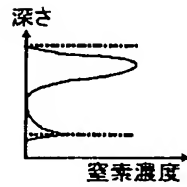
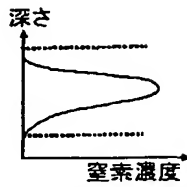
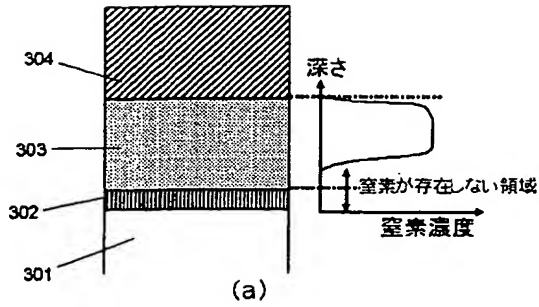
【図1】



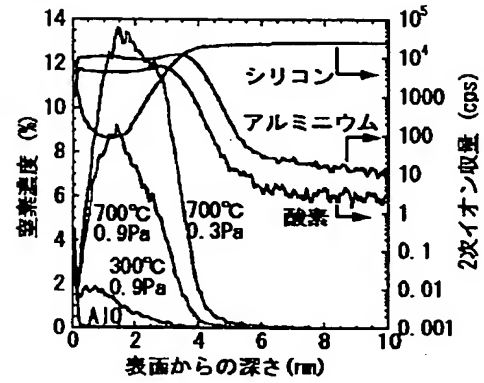
【図2】



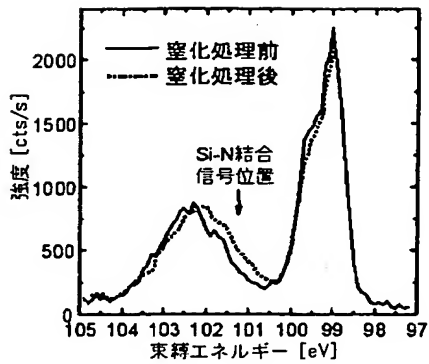
【図 3】



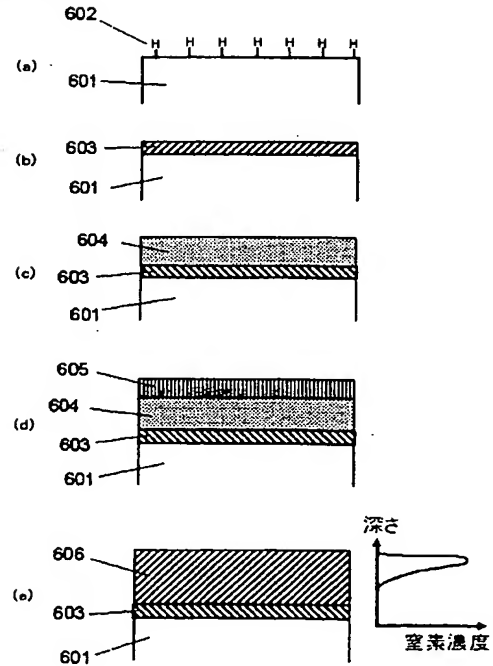
【図 4】



【図 5】

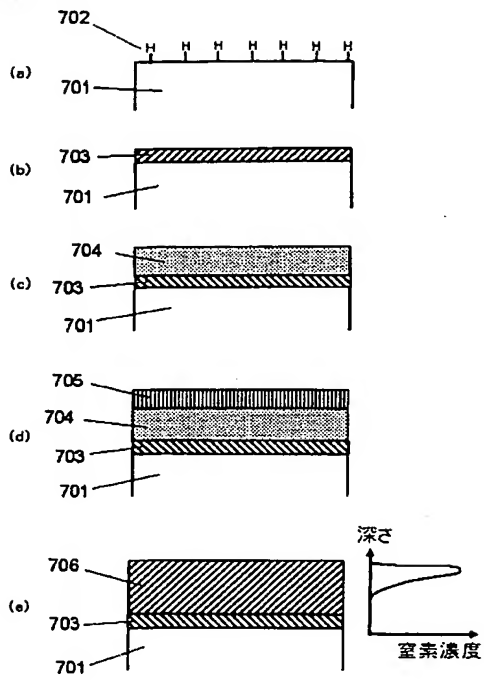


【図 6】





【図 7】



---

フロントページの続き

(72)発明者 間部 謙三

東京都港区芝五丁目7番1号 日本電気株式会社内

Fターム(参考) 5F058 BA05 BA20 BD01 BD04 BD05 BF27 BF29 BF80 BH16 BJ01  
BJ10  
5F140 AA00 AA28 BD01 BD02 BD05 BD09 BD11 BD13 BD15 BE02  
BE03 BE07 BE08 BE09 BE17 BF01 BF04 CB01